





RESIN-CARRYING METAL FOIL FOR MULTILAYERED WIRING BOARD, MANUFACTURING PROCESS THEREOF, MULTILAYERED WIRING BOARD, AND ELECTRONIC DEVICE

Patent number: KR2000016429
Publication date: 2000-03-25
Inventor: KATAYOSE TERUO (JP); KINOSHITA SHOZO (JP); ARAI TAKESHI (JP)
Applicant: ASahi CHEMICAL IND (JP)
Classification:
- international: **H01L23/14; H05K1/03; H05K3/46; H05K1/00; H05K1/02; H01L23/12; H05K1/03; H05K3/46; H05K1/00; H05K1/02; (IPC1-7): H05K3/46**
- european: **H01L23/14M; H05K1/03C2B; H05K3/46B5**
Application number: KR19980710013T 19981207
Priority number(s): JP19960145348 19960607; JP19960179579 19960709

Also published as:

 EP0957664 (A1)
 WO9747165 (A1)
 US6254971 (B1)
 EP0957664 (B1)

Report a data error here

Abstract not available for KR2000016429

Abstract of corresponding document: **EP0957664**

The invention provides resin-carrying metal foil for a multilayered wiring board which comprises metal foil having provided on one side thereof a film of a thermosetting resin having a relative dielectric constant of not higher than 3.3 at a frequency range of not lower than 1 MHz and having a resin flow of from 1 to 50% or from 5 to 50%, and a process for producing the same. The invention also provides a (successive) multilayered wiring board produced by using the resin-carrying metal foil and an electronic device comprising the multilayered wiring board and an electronic element connected thereto with a wiring means.






FIG. 1

Data supplied from the **esp@cenet** database - Worldwide






RESIN-CARRYING METAL FOIL FOR MULTILAYERED WIRING BOARD, PROCESS FOR MANUFACTURING THE SAME, MULTILAYERED WIRING BOARD, AND ELECTRONIC DEVICE

Patent number: WO9747165
Publication date: 1997-12-11
Inventor: KATAYOSE TERUO (JP); KINOSHITA SHOZO (JP); ARAI TAKESHI (JP)
Applicant: ASAHI CHEMICAL IND (JP); KATAYOSE TERUO (JP); KINOSHITA SHOZO (JP); ARAI TAKESHI (JP)
Classification:
- international: **H01L23/14; H05K1/03; H05K3/46; H05K1/00; H05K1/02; H01L23/12; H05K1/03; H05K3/46; H05K1/00; H05K1/02; (IPC1-7): H05K3/46**
- european: H01L23/14M; H05K1/03C2B; H05K3/46B5
Application number: WO1996JP03712 19961219
Priority number(s): JP19960145348 19960607; JP19960179579 19960709

Also published as:

 EP0957664 (A1)
 US6254971 (B1)
 EP0957664 (B1)

Cited documents:

 JP3165596
 JP3166935
 JP4091940
 JP61042872U
 JP7016089B
more >>

Report a data error here

Abstract of WO9747165

Resin-carrying metal foil for multilayered wiring boards, carrying a thermosetting resin film which has a relative dielectric constant of not more than 3.3 in a frequency range of not less than 1 MHz, and having a resin flow rate of 1-50 % or 5-50 %. A process for manufacturing such a resin-carrying metal foil, a (successive) multilayered wiring board manufactured by using such a resin-carrying metal foil for multilayered wiring board, and an electronic device in which electronic elements are connected to such a multilayered wiring board by using a wiring means are also disclosed.



Data supplied from the **esp@cenet** database - Worldwide

특2000-0016429

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
H05K 3/46

(11) 공개번호 특2000-0016429
(43) 공개일자 2000년03월25일

(21) 출원번호	10-1998-0710013	(87) 국제공개번호	WO 1997/47165
(22) 출원일자	1998년12월07일	(87) 국제공개일자	1997년12월11일
번역문제출일자	1998년12월07일		
(86) 국제출원번호	PCT/JP1996/03712		
(86) 국제출원출원일자	1996년12월19일		
(81) 지정국	EP 유럽특허 : 오스트리아 벨기에 스위스 독일 덴마크 스페인 핀란드 프랑스 영국 그리스 이탈리아 룩셈부르크 모나코 네덜란드 포르투갈 국내특허 : 아일랜드 중국 일본 대한민국 싱가포르		
(30) 우선권주장	96-145348 1996년06월07일 일본(JP)		
	96-179579 1996년07월09일 일본(JP)		
(71) 출원인	아사히 가세이 고교 가부시카가이샤 아마모토 가즈모토		
	일본 오오사카후 오오사카시기다구 도오지마하마 1-2-6		
(72) 발명자	가다요세 데루오		
	일본 지바현 사쿠라시 미야마에 1초메 14-17		
	기노시타 쇼조		
	일본 가나가와현 가와사키시 나카하라구 가미오다나카 1초메 37-3-101		
	아라이 다케시		
	일본 사이타마현 기다모토시 기다모토 1초메 18반지		
(74) 대리인	박해선, 조영원		

참사참구 : 있음

(54) 다층배선판용 수지부착 금속박, 그의 제조방법, 다층배선판 및 전자장치

요약

본 발명은 1 μ m 이상의 주파수영역에서 비유전율이 3.3 이하인 열경화성 수지막을 갖고, 수지유동량이 1 % 내지 50 % 인 것을 특징으로 하는 다층배선판용 수지부착 금속박에 관한 것이다. 본 발명은 또한 상기 수지부착 금속박의 제조방법, 상기 다층배선판용 수지부착 금속박을 사용하여 제조된 (축차) 다층배선판, 및 상기 다층배선판에 전자소자가 전기적으로 접속된 전자장치에 관한 것이다.

발명사

기술분야

본 발명은 열경화성 수지막을 한쪽 면에 갖는 다층배선판용 수지부착 금속박 (resin-having metal foil), 그의 제조방법, 상기 다층배선판용 수지부착 금속박을 사용한 다층배선판 (multilayered wiring board), 및 상기 다층배선판에 전자소자가 전기적으로 접속된 전자장치에 관한 것이다.

본 발명의 다층배선판은 배선층간의 거리가 다층배선판의 면내의 위치에 관계없이 실제로는 일정하여, 특성 임피던스의 편차가 적다. 따라서, 초고속 디지털 회로용의 배선판으로서 매우 우수한 특성을 갖는다. 본 발명의 전자장치는 특성 임피던스의 안정성이 우수하여, 전자소자로서 디지털 반도체가 탑재되어 있는 경우, 디지털 반도체가 더욱 고속으로 작동할 수 있게 하며, 전자소자로서 아날로그 부분을 갖는 반도체가 탑재되어 있는 경우, 신호의 크로스토크가 감소되기 때문에, 아날로그 부분을 갖는 반도체가 더욱 고속 주파의 신호를 취급할 수 있다. 열경화된 수지의 유리전이온도가 180 $^{\circ}$ C 이상일 경우, 본 발명의 다층배선판 및 전자장치는 매우 높은 신뢰성을 갖는다. 열경화성 열경화성 수지의 1 μ m 이상의 주파수 범위에서 비유전율 (relative dielectric constant) 이 3.3 이하로 낮기 때문에, 열경화성 수지가 경화된 상태로 사용된 본 발명의 다층배선판은 특성 임피던스의 안정성, 신호의 고속전송성, 저크로스토크성 면에서 우수하다. 상기 다층배선판을 사용한 전자장치는, 디지털 반도체는 가장 고속으로, 아날로그 신호를 취급하는 반도체는 가장 높은 주파수로 작동할 수 있게 한다.

배경기술

열경화성 수지막을 갖는 금속박으로는 에폭시수지부착 구리박이 알려져 있다. 그러나, 종래의 수지부착 금속박을 반복하여 적용하는 것을 특징으로 하는 다층배선판 (축차 다층배선판) 의 제조방법, 소위 척층 빌드업 (build-up) 공법에서 이와 같은 종래의 수지부착 금속박을 사용하는 경우, 전기절연체로서 기능하는 열경화성 수지막의 두께를 배선판 전체에 걸쳐 일정하게 하여 배선의 특성 임피던스를 일정범위내에

수납하는 것이 곤란하였다. 또한, 상기 열경화성 수지의 유전특성이나 내열성은, 열경화성 수지가 고속 회로 및 고주파 아날로그회로를 고려한 것이 아니기 때문에, 이러한 용도로 사용하기에는 불충분하였다. 구리를 바른 적층판 제조에 예측시수지가 사용된 종래의 수지부착 금속박에서는, 수지의 유전율이 3.6 내지 3.9 이고, 경화된 수지의 유리전이온도는 120 내지 150 °C 에 불과하였다.

전기용 배선판 산업분야에서는, 도금 관통구멍 공법 (through-hole plating process) 보다도 고밀도의 배선을 형성할 수 있는 적층·벌드업 공법의 확립이 시급한 문제이다. 그러나, 고속 디지털회로 및 고주파 아날로그 회로에 사용할 수 있는 적절한 다층배선판용 수지부착 금속박은 이제까지 없었다. 본 발명의 목적은 특정범위의 수지유동, 비유전율, 경화 후의 유리전이온도를 갖는 열경화성 수지막을 한쪽 면에 갖는 금속박을 사용하며, 고속 디지털회로 및 고주파 아날로그회로에 사용할 수 있는 다층배선판 및 이를 사용한 전자장치를 제공하는 것이다.

발명의 상세한 설명

본 발명자들은 예의검토한 결과, 수지부착 금속박을 발명하기에 이르렀다. 본 발명은 하기 14 개의 발명으로 구성된다.

- (1) 금속박의 한쪽 면에 1 μm 이상의 주파수영역에서 비유전율이 3.3 이하인 열경화성 수지막을 갖고, 수지유동률이 1 % 내지 50 % 인 것을 특징으로 하는 다층배선판용 수지부착 금속박.
- (2) 금속박의 한쪽 면에 1 μm 이상의 주파수영역에서 비유전율이 3.3 이하인 열경화성 수지막을 갖고, 수지유동률이 5 % 내지 50 % 인 것을 특징으로 하는 다층배선판용 수지부착 금속박.
- (3) 항목 (1) 또는 (2) 의 다층배선판용 수지부착 금속박에서, 열경화성 수지가 무기충전재를 함유하는 것을 특징으로 하는 다층배선판용 수지부착 금속박.
- (4) 항목 (1) 내지 (3) 중 어느 하나의 다층배선판용 수지부착 금속박에서, 경화된 열경화성 수지의 유리전이온도가 180 °C 이상인 것을 특징으로 하는 다층배선판용 수지부착 금속박.
- (5) 항목 (1) 내지 (4) 중 어느 하나의 다층배선판용 수지부착 금속박에서, 열경화성 수지가 열경화성 폴리페닐렌에테르 수지인 것을 특징으로 하는 다층배선판용 수지부착 금속박.
- (6) 항목 (5) 의 다층배선판용 수지부착 금속박에서, 열경화성 수지가 스티렌-중합체를 함유하는 열경화성 폴리페닐렌에테르 수지인 것을 특징으로 하는 다층배선판용 수지부착 금속박.
- (7) 열경화성 폴리페닐렌에테르 수지와 용제를 함유하는 수지 배니시를 금속박에 도포하고, 도포막을 건조시키고, 이때 용제의 증발속도가 0.10 g/(cm²·분) 이하인 조건하에서 건조과정이 수행되는 것을 특징으로 하는 항목 (5) 또는 (6) 의 다층배선판용 수지부착 금속박의 제조방법.
- (8) 열경화성 폴리페닐렌에테르 수지와 용제를 함유하는 수지 배니시를 금속박에 도포하고, 도포막을 건조시키고, 이때 도포막중 건조용매의 농도가 200000 ppm 에 도달할 때까지 용제의 증발속도가 0.10 g/(cm²·분) 이하인 조건하에서 건조과정이 수행되는 것을 특징으로 하는 항목 (5) 또는 (6) 의 다층배선판용 수지부착 금속박의 제조방법.
- (9) 열경화성 폴리페닐렌에테르 수지를 실질적으로 분해시키지 않는 조건하에서 용융, 압출시키는 것을 특징으로 하는 항목 (5) 또는 (6) 의 다층배선판용 수지부착 금속박의 제조방법.
- (10) 항목 (1) 내지 (6) 중 어느 하나의 다층배선판용 수지부착 금속박에서, 용이하게 박리가 가능한 수지면 보호시트를 갖는 것을 특징으로 하는 다층배선판용 수지부착 금속박.
- (11) 항목 (1) 내지 (4) 중 어느 하나의 다층배선판용 수지부착 금속박을 사용하여 제조된 다층배선판.
- (12) 항목 (1) 내지 (4) 중 어느 하나의 다층배선판용 수지부착 금속박을 차례차례 적층함으로써 배선층을 형성하는 것을 특징으로 하는 축차다층배선판.
- (13) 항목 (11) 또는 (12) 의 다층배선판에 배선수단을 사용하여 전자소자를 접속시킨 것을 특징으로 하는 전자장치.
- (14) 항목 (13) 의 전자장치에서, 전기신호의 전달속도가 1 나노초당 16.5 cm 이상이고, 내열온도가 180 °C 이상인 항목 (11) 또는 (12) 의 (축차)다층배선판과 전자소자로 이루어지는 전자장치.

도면의 간단한 설명

- 도 1 은 본 발명의 열경화성 수지부착 금속박의 구조를 나타낸 단면도이다.
 도 2 는 항목 (11) 및 (12) 의 다층배선판의 구조의 일례를 나타낸 단면도이다.
 도 3 은 항목 (12) 의 축차다층배선판의 제조공정의 일례를 나타낸 단면도이다.
 도 4 내지 6 은 항목 (13) 의 전자장치의 구조의 예를 나타낸 단면도이다.

상세한 설명

이하 본 발명을 더욱 상세히 설명한다.

본 발명에서는 어떠한 종류의 금속박이나 사용할 수 있으며, 유용한 금속박의 예로는 구리박, 알루미늄박, 주석박, 금박 등을 들 수 있다. 용이하게 입수할 수 있고 용이하게 에칭할 수 있기 때문에 구리박 및 알루미늄박이 바람직하고, 구리박이 가장 바람직하다. 금속박의 두께는 특별히 한정되지 않지만, 최급의 용이함의 관점에서 500 μm 이하가 바람직하고, 200 μm 이하가 보다 바람직하며, 105 μm 이하가 가장 바람직하다. 금속박의 열경화성 수지막이 형성되는 쪽의 면은 이 수지와외의 밀착성을 높이기 위하여, 조면화 및

/또는 커블링처리될 수 있다. 배선판 제조공으로서 제조판매되고 있는 전기증착 조화(粗化)처리 구리박 (electrodeposited and roughened copper foil)은 본 발명의 다층배선판을 수지부착 구리박의 제조에 그대로 사용될 수 있다. 금속박은 본 발명의 다층배선판의 도체로서 주로 사용된다. 방열을 목적으로 사용될 수도 있다. 금속박은 사용목적에 따라 선택된다.

도 1은 본 발명의 열경화성 수지부착 금속박의 구조를 단면도로 나타내며, 여기에서 1은 금속박을, 2는 열경화성 수지막을 나타낸다.

본 발명 중의 열경화성 수지에 대해서는, 수지유동량이 1% 내지 50%인 열경화성 수지이면 원하는 현저한 효과를 얻을 수 있다. 수지유동량은 5% 내지 50%가 보다 바람직하고, 7% 내지 45%가 가장 바람직하다. 수지유동량이 1% 미만일 경우에는, 내층회로가 수지층내에 완전히 매입되지 않아, 다층배선판의 형성이 곤란하다. 수지유동량이 클수록 내층회로가 수지층에 용이하게 매입되나, 수지유동량이 50%를 초과하는 경우, 절연층의 두께를 배선판 전체에 걸쳐 일정하게 유지할 수 없어, 배선의 특성 임피던스를 일정하게 유지할 수 없다.

수지유동량은 하기의 방법으로 측정된다.

(1) 10 cm × 10 cm의 금속박 시트의 중량을 측정하여, 이 중량을 a로 한다.

(2) 10 cm × 10 cm의 수지부착 금속박 시트의 중량을 측정하여, 이 중량을 b로 한다.

(3) 상기의 수지부착 금속박을 170℃의 온도에서 22 kg/cm²의 압력으로 10 분간 가압한다. 금속박에서 튀어나온 수지분을 제거한 후, 남은 수지부착 금속박의 중량을 측정하고, 이 중량을 b'로 한다.

(4) 하기 식으로부터 수지유동량을 구한다.

$$\text{수지유동량 (\%)} = [1 - (b' - a)/(b - a)] \times 100$$

본 발명에 사용될 수 있는 열경화성 수지로는, 예를 들어, 열경화성 폴리페닐렌에테르 수지, 페놀 수지, 저온전율 에폭시수지, 디알릴프탈레이트 수지, 디비닐벤젠 수지, 다관능성 아크릴로일 수지, 다관능성 메타크릴로일 수지, 다관능성 말레이미드 수지, 다관능성 시안산에스테르 수지, 다관능성 이소시아나이드 수지, 불포화 폴리에스테르 수지, 폴리부타디엔 수지, 및 스티렌-부타디엔-스티렌-부타디엔-스티렌 등의 가교성 중합체 등이 있다. 상기 수지들은, 공업기술상 당연한 것이지만, 항상 단일화합물로 사용되는 것이 아니라, 원하는 성질을 수득하기 위하여 다양한 기타 물질을 첨가하거나 변형시켜 사용된다. 열경화성 수지에 열가소성 수지를 배합시킨 형태로 사용될 수도 있다. 본 발명에서는 열경화성 수지의 비유전율이 3.3 이하이고, 또한 다층배선판용 수지부착 금속박용 열경화성 수지의 수지유동량이 청구범위에 특정된 범위내인 것이 필수적이다.

상기 열경화성 수지중에서 본 발명의 수지부착 금속박에 사용되는 열경화성 수지로 바람직한 것은 열경화성 폴리페닐렌에테르 수지, 스티렌 중합체를 함유하는 열경화성 폴리페닐렌에테르 수지, 폴리디비닐벤젠을 함유하는 수지조성을, 폴리부타디엔을 함유하는 수지조성을, 및 트리알릴시아누레이드 및/또는 트리알릴이소시아누레이드의 중합체 및/또는 공중합체를 함유하는 수지조성물이다.

이하, 바람직한 열경화성 수지에 대하여 설명한다.

일반적으로 경화물의 유리전이온도가 높고, 경화전후 비유전율이 모두 3.0 이하이고, 또한 유동특성의 조절이 가능한 열경화성 폴리페닐렌에테르 수지가 특히 바람직한 수지이다. 열경화성 폴리페닐렌에테르수지로는, 예를 들어, JP-A-7-165846에 기재된 조성물, ("JP-A"는 일본특허공개공보를 의미함), JP-A-7-166409에 기재된 조성물, 일본특허공개 평 7-37567에 기재된 조성물, 일본특허공개 평 7-26013에 기재된 조성물 등을 들 수 있다. 총 수지조성물을 기준으로 1 내지 20 중량부의 스티렌 중합체를 함유하는 열경화성 폴리페닐렌에테르 수지가 수지막의 평활성 및 강인성관점에서 우수한 특성을 나타낸다.

상기에서 언급된 "스티렌 중합체"이란 용어는 스티렌의 동중중합체 또는 스티렌의 구조단위수가 전체 반복단위수의 80% 이상이 되는 임의의 열가소성 공중합체를 의미한다. 중량평균분자량은 10000 이상인 것이 바람직하다.

본 발명에서 사용되는 "폴리비닐벤젠"이란 용어는 디비닐벤젠 및/또는 그의 유도체 (그의 수소원자가 임의의 원자단위로 치환된 디비닐벤젠)를 중합 또는 공중합시켜 수득되는 중합체중에서, 디비닐벤젠 및/또는 디비닐벤젠 유도체의 2개의 불포화 2-중결합중 한쪽만이 중합되고 나머지 한쪽은 그대로인 중합체를 의미한다. 상기 중합체의 예로는 일본특허공개 평 4-1902에 개시된 중합체를 들 수 있다. 전체 반복단위수 중 디비닐벤젠 또는 디비닐벤젠 유도체 유래의 반복단위가 차지하는 비율은 5% 이상이 바람직하고, 10% 이상이 보다 바람직하다. 중량평균분자량은 10000 이상이 바람직하다.

본 발명에서 사용된 다관능성 시안산 에스테르 수지에 대하여 설명한다. 다관능성 시안산 에스테르는 탄소-질소 3 중결합의 열3량화반응을 통해 트리알조고리를 형성함으로써 가교 및 경화된다. 다관능성 시안산 에스테르는 단량체의 형태로, 또는 부분적으로 3량화된 예비중합체의 형태로 사용된다. 본 발명에서는, 수지가 막의 형태로 사용되기 때문에, 실온에서 반고형인 예비중합체가 바람직하다.

본 발명에서 언급된 폴리부타디엔이란 용어는 공지의 폴리(1,3-부타디엔)이다. 수평균분자량은 500 내지 50000이 바람직하고, 500 내지 10000이 보다 바람직하고, 500 내지 5000이 가장 바람직하다. 수평균분자량이 500 미만일 경우, 점도가 너무 낮고, 50000을 초과할 경우, 점도가 너무 높아진다.

트리알릴시아누레이드 및/또는 트리알릴이소시아누레이드의 중합체 및/또는 공중합체도 본 발명의 수지부착 금속박의 열경화성 수지로 적합하다. 상기 중합체 또는 공중합체는 트리알릴시아누레이드 및/또는 트리알릴이소시아누레이드를 톨루엔과 같은 용매중에서 유기과산화물과 같은 중합개시제의 존재하에 가열하여 알릴기의 일부를 중합시킴으로써 수득된다. 분자구조는 적체 또는 분지채일 수 있다. 중량평균분자량은 1000 내지 100000이 바람직하고, 2000 내지 100000이 보다 바람직하다.

본 발명에서는 열경화성 수지에, 그 용도에 따라 원하는 성능을 부여시키는 목적으로 본래의 성질을 손상

시키지 않는 범위의 양의 충전제나 첨가제를 배합하여 사용할 수 있다. 충전제는 섬유상이어도 분말상이어도 되며, 실리카, 알루미늄, 산화티탄, 티탄산바늘, 타르크, 운모, 유리 비드, 유리중공구, 아라미드섬유 등을 들 수 있다. 충전제는 열팽창 계수의 저감, 유전율 조절 등의 목적으로 본 발명에서 유효하게 사용된다. 유용한 첨가제로는 난연제, 산화방지제, 열안정제, 대전방지제, 가소제, 안료, 염료, 착색제 등을 들 수 있다.

무기충전제의 첨가는, 수지층의 내열성 및 전기특성에서 현저한 효과를 가지므로 바람직하다. 실리카 및 유리중공구는 가장 바람직한 무기충전제의 예이다.

열경화성 수지막의 두께는 특별히 한정되지 않지만, 10 μm 이상이 바람직하고, 20 μm 이상이 보다 바람직하며, 30 μm 이상이 가장 바람직하다. 극단적으로 막두께가 작을 경우, 적층발드업공법을 수행하는 것이 곤란하다.

열경화성 수지막은 어떠한 수단으로도 형성할 수 있다. 예를 들어, 수지를 용제에 용해하거나 분산시킨 바니시를 도포하고, 건조시키는 방법을 들 수 있다. 용제는 선택되는 수지에 따라 선택된다. 또 다른 바람직한 방법으로 무용제 용융막 형성법(solventless melt film forming)이 있다.

금속박과 열경화성 수지막을 밀착한 형태로 분리되는 방법은 조금도 한정되지 않는다. 수지막을 직접 금속박 위에 형성하거나, 미리 따로 제조된 열가소성 수지막을 금속박에 가열가압 등의 수단으로 밀착시킬 수 있다. 수지막상에 진공증착, 스퍼터링 또는 화학도금 등과 같은 공지의 수단으로 금속막을 형성할 수도 있다.

열경화성 수지가 열경화성 폴리페닐렌 에테르 수지 또는 스티렌 중합체를 함유하는 열경화성 폴리페닐렌 에테르 수지이고, 수지막이 열경화성 수지의 수지 바니시로부터 제조되는 경우, 항목 (7) 및 (8)의 특별한 제조방법을 사용함으로써, 수지막에서 분말이 떨어지는 일이 없이, 또한 수지막표면에 건조균열이 없는 양호한 품질의 수지부착 금속박을 높은 생산성으로 제조할 수 있다.

폴리페닐렌 에테르 수지의 바니시의 제조에 사용될 수 있는 용제로는 벤젠, 톨루엔, 크실렌 등의 방향족 탄화수소; 디클로로메탄, 클로로포름, 트리클로로에틸렌 등의 할로겐계 용제; 및 THF가 있다. 상기 용제들은 개별적으로 또는 그 혼합물 형태로 사용될 수 있다. 열경화성 폴리페닐렌 에테르 수지와 용제로 이루어지는 바니시를 도포하는 방법으로서, 에어 닥터 코터, 블레이드 코터, 로드 코터, 나이프 코터, 글라비아 코터, 리버스 코터, 캐스트 코터 등의 장치를 사용하는 방법을 들 수 있다. 도포막을 건조하는 방법으로서, 열풍건조, 불기열건조, 적외선건조, 원적외선건조 등의 장치를 사용하는 방법이 있다. 실시에서는 이들의 장치가 단독으로 또는 2종 이상을 조합하여 사용될 수 있다.

다음으로, 열경화성 폴리페닐렌 에테르 수지와 용제로 이루어지는 수지 바니시를 도포하고, 도포막을 건조시킬 때의 증발속도에 대하여 설명한다. 본 발명의 실시에서, 도포막을 건조시킬 때의 증발속도는, 예를 들면, 건조하기 위한 열풍의 온도, 풍량을 조절함으로써 조절할 수 있다. 증발온도는 고비점 용제를 바니시에 첨가하여 조절할 수 있다. 이러한 고비점 용제로는 클로로벤젠, 테트라린, 아니솔 등이 있다.

본 발명의 방법에서, 용제의 증발속도는 0.1 g/($\text{cm}^2 \cdot \text{분}$) 이하인 것이 필수적이다. 바람직한 증발속도는 0.001 g/($\text{cm}^2 \cdot \text{분}$) 내지 0.10 g/($\text{cm}^2 \cdot \text{분}$)이다. 증발속도가 0.10 g/($\text{cm}^2 \cdot \text{분}$)을 초과하는 경우, 건조시 도포막상에 균열이 발생한다. 도포막 건조시 증발속도가 0.001 g/($\text{cm}^2 \cdot \text{분}$) 이하인 경우, 수지부착 금속박의 생산성이 저하되는 경향이 있다.

열경화성 수지가 열경화성 폴리페닐렌 에테르 수지 또는 스티렌 중합체를 함유하는 열경화성 폴리페닐렌 에테르 수지이고, 수지막이 수지의 용융막 형성법에 의해 형성되는 경우, 본 발명의 항목 (9)의 특별한 제조방법을 사용함으로써, 수지층으로부터 수지 분말이 분리되지 않고 수지막 표면에 균열이 없는 양호한 품질의 수지부착 금속박을 높은 생산성으로 제조할 수 있다.

본 발명 항목 (9)의 제조방법은 열경화성 폴리페닐렌 에테르 수지를 실질적으로 분해시키지 않는 열경화성 폴리페닐렌 수지의 용융온도가 선택되는 것을 특징으로 한다.

열경화성 폴리페닐렌 에테르계 수지를 실질적으로 분해시키지 않고 용융시켜 압출될 수 있도록, 용융압출용 장치나 용융압출온도가 선택된다. 열경화성 폴리페닐렌 에테르 수지를 실질적으로 분해시키지 않고 용융시켜 압출하기 위한 용융압출온도는 50 $^{\circ}\text{C}$ 내지 300 $^{\circ}\text{C}$ 범위에서 선택된다.

용융압출은 압출부의 선단에 T 다이를 가진 단축, 또는 다축 스크류형의 용융압출기, 혼련 지역을 갖는 압출부의 선단에 T 다이를 갖는 단축, 또는 다축 스크류형의 용융압출기 등을 사용하여 수행될 수 있다.

수지용융량을 1% 내지 50%, 바람직하게는 5% 내지 50%, 더욱 바람직하게는 7% 내지 45%로 조절하는 방법은 한정되지 않는다. 예를 들어, 수지의 화학구조 또는 수지 조성을 선택하여 조절할 수 있다. 수지용융량이 너무 큰 열경화성 수지를 열처리 또는 광화학적처리 등과 같이 각 수지에 적합한 방법에 의해 부분적으로 경화시켜 수지용융량을 조절하는 것도 유효한 수단으로 들 수 있다.

본 발명의 다층배선판용 수지부착 금속박은 열경화성 수지표면을 용이하게 박리가능한 보호시트로 피복시킴으로써, 실용상 취급이 매우 용이하고 유용한 다층배선판용 재료를 제공한다. 이와 같은 금속박, 열경화성 수지막, 및 수지막으로부터 용이하게 박리가능한 보호시트가 이 순서대로 적층된 복합시트가 본 발명의 항목 (10)이다. 제조방법으로서, 수지부착 금속박에 보호시트를 가열가압 등으로 적층시키거나, 또는 미리 보호시트 위에 형성된 열경화성 수지막에 금속박을 적층시켜 제조할 수 있다.

용이하게 박리가능한 시트로는 수지필름이 바람직하다. 특히, 내열성의 관점에서 폴리에틸렌, 폴리프로필렌, 폴리에틸렌 테레프탈레이트 등이 바람직하다. 막표면은 실리콘수지나 불소수지와 같은 미형제로 처리될 수 있다.

본 발명 항목 (1) 내지 (6)의 다층배선판용 수지부착 금속박은, 이를 사용함으로써 다층배선판의 각 절연층의 두께가 모든 곳에서 실용상 일정해져, 특성 임피던스가 모든 곳에서 실용상 일정한 것으로 간주할 수 있는 다층배선판이 얻어지고, 또한 다층배선판을 사용한 전자기기, 특히 전자장치의 전기특성을 현저

하게 향상시킬 수 있기 때문에 산업상 매우 유용하다. 절연층의 두께, 나아가서는 특성 임피던스의 편차는 $\pm 1\%$ 이내이면 실용상 일정한 것으로 간주할 수 있어, 편차가 다층배선판이나 반도체장치의 전기적 특성에 악영향을 미치지 않게 된다. $1\mu\text{m}$ 이상의 주파수영역에서 열경화성 수지의 비유전율이 3.3 이하, 바람직하게는 3.0 이하인 경우에는, 열경화층의 수지도 비유전율이 작다. 절연층의 비유전율이 작으면 배선의 폭을 넓힐 수 있기 때문에, 동일한 프로세스 마진하에서 배선을 형성하는 경우에도 특성 임피던스의 편차가 감소된다. 또한, 크로스토크가 작아진다. 이들의 효과가 서로 어울릴 때 비로소 본 발명의 다층배선판 및 전자장치가 매우 우수한 전기적특성을 갖게된다.

본 발명의 항목 (3) 내지 (6) 에 따르면, 경화된 열경화성 수지의 유리전이온도가 180°C 이상일 때 다층배선판의 우수한 신뢰성이 얻어진다. 열경화된 수지의 유리전이온도가 180°C 미만인 경우, 장기적인 장치의 사용으로 도체의 이동에 의해 절연저항의 열화, 수지의 열화에서 기인하는 장치 기능의 장애가 발생할 가능성이 있다. 유리전이온도는 200°C 이상의 것이 바람직하다. 또한, 유리전이온도는 오리엔테크사제의 레오바이브론 (동적 점탄성 측정장치)을 이용하여 승온속도 $2^\circ\text{C}/\text{분}$, 35 Hz 의 조건에서 측정된다.

본 발명 항목 (11), (12) 및 (13) 에 따르면, $1\mu\text{m}$ 이상의 주파수에서 열경화된 수지의 비유전율이 3.3 이하일 때, 다층배선판 및 반도체장치의 우수한 전기특성이 얻어진다. 비유전율은 3.0 이하인 것이 보다 바람직하다. 비유전율이 3.3을 초과하는 경우, 배선의 단위길이당 지연시간이 커져 고속 디지털회로에서 타이밍마진이 작아지게 되고, 따라서 클럭주파수를 높게 할 수 없다. 또 비유전율의 평방근에 비례하는 도체손실이 커지기 때문에, 고주파회로에서 신호레벨마진이 작아져 사용할 수 있는 주파수대역이 좁아진다. 또한, 특성 임피던스의 편차 및 크로스토크가 커져 회로의 작동에 악영향을 미치게 된다.

본 발명의 항목 (11) 및 (12) 에 따른 다층배선판구조의 예를 도 2 에 나타냈다. 도 2 에서, 3 은 경화된 열경화성 수지막, 4 는 임의의 전기절연성 재료로 만들어진 플레이트, 5 는 바이어접속구멍, 6 은 도금 관통구멍을 나타낸다.

항목 (12) 의 측차다층배선판의 제조방법의 예를 도 3 에 나타냈다. 제조방법의 예를 순서대로 설명한다.

(1) 예를 들면 양면에 구리를 바른 적층판과 같이, 전기절연성 판형상을 8 의 양면에 미리 도체를 7 이 형성된 것부터 제조를 개시한다.

(2) 도체 7 을 예를 들면 에칭 등의 주지의 수단으로 회로패턴 7' 을 이룬다.

(3) 본 발명의 열경화성 수지부착 금속박을 예를 들면 가열가압 등의 주지의 수단으로 적층한다. 도체를 9 과 열경화된 열경화성 수지를 10 이 형성된다.

(4) 비어구멍 11 을 형성한다.

(5) 무전해 도금에 이어서 전기 구리도금을 행하는 등의 공지의 방법으로 도체막 12 를 형성하여 비어접속을 얻은 후, (2) 와 동일하게 회로패턴을 형성한다.

(6) (3) 과 동일하게 본 발명의 열경화성 수지부착 금속박으로 새로운 도체를 10 및 새로운 열경화된 열경화성 수지를 12 를 형성한다.

(7) 필요에 따라 종래의 다층배선판 제조방법과 동일하게, 전체층을 관통하는 관통구멍을 형성한다.

(8) (5) 와 동일하게, 무전해 도금에 이어서 전기 구리도금을 행하는 등의 공지의 방법으로 도체를 16 를 형성하여 비어접속 및 관통구멍 접속을 얻은 후, 회로패턴을 형성한다.

도 3 에서는 6 층 기판을 예시하였는데, 본 발명의 열경화성 수지부착 금속박을 사용하면, 비어형성, 비어접속 및 회로형성을 반복함으로써, 어떠한 층수의 다층배선판도 차례차례 제조할 수 있다는 것은 명백하다.

본 발명의 항목 (13) 에 따른 전자장치구조의 예를 도 4 및 도 6 에 나타냈다. 항목 (13) 은 임의구조의 전자장치에서 사용되는 다층배선판에, 본 발명의 다층배선판을 사용함으로써 전자장치의 우수한 전기특성이 얻어지는 것이 특징이다. 전자소자와 다층배선판을 접속하는 배선수단은 구조에 따라 적절한 것을 선택하면 된다. 와이어본딩, 플립칩 접속 등을 예로 들 수 있다.

도 4 내지 도 6 에서, 17 은 본 발명의 다층배선판, 18 은 도체, 19 는 반도체칩, 20 은 유전체, 캐패시터, 인덕터, 및/또는 저항체 등의 개별 전자소자, 21 은 봉지수단, 22 는 맵합볼, 23 은 방열판, 24 는 본딩와이어, 25 는 금속핀, 26 은 실리콘칩의 접착수단을 나타낸다.

항목 (13) 의 전자장치 중, 특히 전기신호의 전파속도가 모든 곳에서 1 나노초당 16.5 cm 이상이 되도록 설계하고, 또한 다층배선판의 종합적인 내열온도가 180°C 이상이 되도록 선택한 것이 본 발명의 항목 (14) 에 해당한다.

전자장치에는 여러 가지 구조의 것이 존재하는데, 본 발명에 관련된 것은 실리콘이나 가루비소 등의 반도체 웨이퍼나 인코트에서 잘려나온 반도체 또는 이를 캐리어에 탑재하는 등의 취급하기 용이한 형태로 한 것, 유도체, 커패시터, 인덕터 및/또는 저항체 등의 전자소자, 및 이를 탑재하는 다층배선판을 필수 구성요소로 하는 것이다. 다층배선판의 내부 및 표면에 형성되어 있는 배선을 통해 신호가 전달되는 속도가 1 나노초당 16.5 cm 이상인 것을 사용하는 경우, 전자장치에 기인하는 지연시간이 작아질 뿐만 아니라, 고속신호의 취급에서 문제가 되는 디지털신호의 상승 및 하강의 파형의 호트러짐이 작아져, 매우 우수한 전자장치가 얻어진다. 이것이 본 발명의 현저한 효과중 하나이다. 실제의 다층배선판에서, 전기신호는 신호선과 이에 대응하는 접지전위면 사이의 전장의 진동에 의해 전달되므로, 신호선과 접지전위면 사이의 상호 위치관계와, 그 사이의 공간을 차지하는 절연재료의 유전특성이 설계시에 고려되어야 한다. 반대로, 접지전위도체와 전원전위도체간의 상호 위치관계 및 이 사이에 존재하는 절연재료의 유전특성은 중요하지 않다.

또 하나의 효과는 다층배선판의 내열온도가 180°C 이상일 때 얻어진다. 전자장치의 작동특성은 고속 디

지열회로나 고속 디지털/아날로그 혼재회로에서는 매우 안정될 것이 요구된다. 다층배선판의 내열온도를 180 °C 이상으로 함으로써, 본 발명의 전자장치는 온도 및 온도의 변화에 대하여 특성의 편차가 거의 나타나지 않는다. 상기 두 가지의 현저한 효과가 서로 어울려, 항목 (14) 의 전자장치가 고속 디지털회로 및 고속 디지털/아날로그 혼재회로용의 부품으로 참으로 유용한 것으로 된다.

여기에서 사용되는 "내열온도"란, 예를 들면 열분해개시온도, 상전이점 등 실온 이상의 온도에서 물질의 특성이 현저한 변화를 나타내는 몇 개의 온도 중, 가장 실온에 가까운 온도를 의미한다. 본 발명의 다층 배선판은 실용상 당연히 각종 재료의 복합체이다. 이들 각종재료의 내열온도중, 가장 실온에 가까운 온도가 다층배선판의 내열온도이다. 실용상, 수지, 세라믹 등 혼합물로 만들어져 하나의 재료로 기능하는 복합체가 하나의 성분으로 취급되는 것은 말할 필요도 없다.

본 발명의 육차다층배선판의 제조에서, 차례로 형성된 배선층이 종래의 관통구멍도금법에 의해 전기적으로 접속될 수 있으나, 고밀도 배선을 가능하게 하기 위해서는 각 배선층마다 바이어접속구멍을 만들어 전기적으로 접속시키는 것이 바람직하다. 단일 다층배선판은 관통구멍과 바이어접속구멍 모두를 가질 수 있다. 구멍뚫기 및 층간의 전기적 접속은 임의의 방법으로 수행될 수 있다. 한정하려는 의도는 아니지만, 바이어접속구멍의 형성절차의 예를 이하에 설명한다. 표면의 금속박에 에칭 등의 가공으로 바이어접속구멍을 형성하고 싶은 부분에만 구멍을 뚫어 열경화성 수지층을 노출시키고, 노출된 수지부분을 액시머 레이저, 탄산가스레이저, YAG 레이저 등에 의한 레이저가공, 이온 내지 플라즈마 등에 의한 드라임에칭, 또는 부식성액 등에 의한 웨트에칭 등의 방법에 의해 제거하여 하부의 금속박층을 노출시킨 후, 도금 또는 스퍼터링 등의 방법으로 수지의 구멍 내벽에 금속막을 형성하여 층간접속하거나, 또는 수지의 구멍내에 도전성 페이스트를 채움으로써 접속하여도 된다. 금속박과 수지층의 구멍뚫음이 상기 설명된 바와 같이 별개로 수행되거나 또는 드릴을 사용하여 하부 금속박을 관통하지 않는 깊이의 구멍을 뚫는 방법에 의해 동시에 수행될 수 있다.

본 발명의 다층배선판은 접속 빌드업공법에 의한 것이지만, 일부의 층은 다른 공법, 예를 들어, 감광성절연수지 또는 열경화성 수지의 레이저가공법 및 무전해, 막부착 도금기술에 의한 도체형성법에 의해 제공될 수 있다.

본 발명의 전자장치로는, 전자소자가 본 발명의 다층배선판 위에 탑재되는 것과 전자소자가 별개의 판형상을, 예를 들면 방열판으로 사용되는 금속판이나 세라믹판 등의 위에 탑재되는 것이 있으며, 본 발명의 다층배선판은 전자소자를 둘러싸는 공동을 갖고 판형상에 결합되어 있도록 디자인된다. 본 발명의 다층배선판은 적층 빌드업공법에 의해 제조되기 때문에, 임의의 판형상을 위에 다층배선을 형성할 수 있다. 상기 판형상을 자체가 방열, 배선기능, 또는 특별한 전기특성, 예를 들어, 금속판, 금속-코어배선판, 세라믹판, 세라믹 다층배선판 등을 실현하기 위한 기능을 갖는 것일 수 있다.

이하, 본 발명을 한층 명확하게 하기 위해 실시예를 들어 설명했는데, 본 발명의 범위는 이들의 실시예로 한정되는 것은 아니다.

실시예 1

열경화성 수지로는 1 MHz에서의 비유전율이 2.7 인 열경화성 폴리페닐렌 에테르 수지를 사용하고, 금속박으로는 두께 12 μm 의 프린트 배선판용 전기중착 구리박을 사용하여 다층배선판용 수지부착 구리박 시트를 제조하였다. 수지막의 두께는 60 μm 이다. 수지유동량은 3 %이다. 열경화성 폴리페닐렌 에테르 수지를 열경화시킨 경우, 유리전이온도 및 비유전율은 각각 220 °C 및 (1 MHz의 주파수에서) 2.8 이었다. 18 μm 의 구리박을 양면에 바른 0.3 mm 두께의 양면에 구리를 바른 열경화성 폴리페닐렌에테르 적층판을 가공하여 양면에 내충화로를 형성하고, 그 양면에 상기 열경화성 폴리페닐렌에테르 수지부착 금속박을 적층하였다. 각 면의 구리박에 외충화로를 형성하여 330 mm x 400 mm의 4 층배선판을 수득하였다. 상기 4 층배선판 배선의 특성 임피던스를 측정한 바, 모든 곳에서 $\pm 10\%$ 이내의 편차를 나타내는 안정된 특성이었다. 상기 4 층배선판의 일부를 예폭시수지에 매입시켜, 단면을 연마한 후 광학현미경으로 관찰하였다. 내충화도가 열경화성 폴리페닐렌 에테르 수지에 완전히 매입되어 있어, 보이드는 볼 수 없었다.

실시예 2

열경화성 수지로는 1 MHz에서의 비유전율이 2.8 인 열경화성 폴리페닐렌 에테르 수지를 사용하고, 금속박으로는 두께 12 μm 의 프린트 배선판용 전기중착 구리박을 사용하여 다층배선판용 수지부착 구리박 시트를 제조하였다. 수지막의 두께는 60 μm 이다. 수지유동량은 39 %이다. 열경화성 폴리페닐렌 에테르 수지를 열경화시킨 경우, 유리전이온도 및 비유전율은 각각 210 °C 및 (1 MHz의 주파수에서) 2.9 이었다. 18 μm 의 구리박을 양면에 바른 0.3 mm 두께의 열경화성 폴리페닐렌에테르 구리를 바른 적층판을 가공하여 양면에 내충화로를 형성하고, 그 양면에 상기 열경화성 폴리페닐렌에테르 수지부착 금속박을 적층하였다. 각 면의 구리박에 외충화로를 형성하여 330 mm x 400 mm의 4 층 배선판으로 수득하였다. 상기 4 층배선판의 배선의 특성 임피던스를 측정한 바, 모든 곳에서 $\pm 10\%$ 이내의 안정된 특성이었다. (따로, 동일한 다층배선판용 수지부착 구리박 및 양면에 구리를 바른 적층판을 사용하여 35 mm x 35 mm의 4 층 배선판을 제조하고, 여기에 디지털 반도체를 탑재하여 반도체장치를 만들었다. 가변 용력 발생장치를 구비하는 시험용 회로에 이 반도체장치를 탑재하여 작동가능 클럭주파수 범위를 측정하였다. 그 결과, 상기 장치는 100 MHz 이하에서 작동하였다. 상기 반도체장치를 121 °C, 2 기압하에 프래져 쿨러로 처리하고, 100 MHz에서의 작동을 관찰하였다. 처리시간 3000 시간까지 작동에 영향이 나타나지 않았다. 상기 반도체장치에 -65 °C 내지 125 °C에서 열충격시험을 행한 바, 1000 주기미하에서 작동에 영향이 나타나지 않았다.

실시예 3

실시예 2의 열경화성 폴리페닐렌 에테르 수지 100 중량부에 중량평균분자량 500000의 폴리스티렌 4 중량부를 첨가하였다. 생성된 폴리스티렌 함유 열경화성 폴리페닐렌 에테르 수지의 1 MHz에서의 비유전율은 2.8 이었다. 이 폴리스티렌 함유 열경화성 폴리페닐렌 에테르 수지와 두께 12 μm 의 프린트배선판용 전기중착 구리박을 사용하여 다층배선판용 수지부착 구리박 시트를 제조하였다. 매끄러운 광택 표면을 갖는 두께 60 μm 의 수지막을 용이하게 형성할 수 있었다. 수지유동량은 40 %이다. 열경화성 폴리페닐

렌 에테르 수지를 열경화시킨 경우, 유리전이온도 및 열 비유전율은 각각 210 °C 및 (1 MHz의 주파수에서) 2.9 이다. 18 µm의 구리박을 양면에 바른 0.3 mm 두께의 열경화성 폴리페닐렌에테르 적층판을 가공하여 그 양면에 내충화로를 형성하고, 그 양면에 상기 기재된 열경화성 폴리페닐렌에테르 수지 부착 금속박을 적층하였다. 양면의 구리박에 외충화로를 형성하여 330 mm × 400 mm의 4 층배선판을 수득하였다. 이 4 층배선판의 배선의 특성 임피던스를 측정한 바, 모든 곳에서 ±10% 이내의 안정된 특성이었다. 따로, 동일한 다층배선판용 수지부착 구리박과 양면에 구리를 바른 적층판을 사용하여 35 mm × 35 mm의 반도체장치용 4 층 배선판을 제조하고, 여기에 디지털 반도체를 탑재하여 반도체장치를 만들었다. 가변 클럭 발생장치를 구비하는 시험용 회로에 이 반도체장치를 탑재하여 작동가능한 클럭주파수 범위를 측정하였다. 그 결과, 상기 장치는 100 MHz 이하에서 작동하였다. 상기 반도체장치를 121 °C, 2 기압 하에 프레스 쿠키로 처리하고, 100 MHz에서의 작동을 관찰하였다. 처리시간 3000 시간까지 작동에 영향이 나타나지 않았다. 상기 반도체 장치에 -65 °C 내지 125 °C의 열충격시험을 행한 바, 1000 주기 이하에서 작동에 영향이 나타나지 않았다.

실시예 4

분자량 50000의 폴리(파라디비닐벤젠) 90 중량부와 하기 화학식 1의 비스말레이미드 10 중량부를 혼합하여 열경화성 수지를 제조하였다.

화학식 1

수득된 열경화성 수지의 1 MHz에서의 유전율은 2.7 이었다.

상기 폴리디비닐벤젠을 함유하는 열경화성 수지와 두께 12 µm의 프론트배선판용 전기증착 구리박을 사용하여 다층배선판용 수지부착 구리박을 작성하였다. 수지막의 두께는 60 µm이다. 수지유동량은 15.4%이다. 상기 열경화성 폴리(파라디비닐벤젠) 수지를 열경화시킨 경우, 유리전이온도 및 열 비유전율은 각각 460 °C 및 (1 MHz의 주파수에서) 2.8 이다. 18 µm의 구리박을 양면에 바른 0.3 mm 두께의 열경화성 폴리페닐렌에테르 적층판을 가공하여 내충화로를 형성하고, 그 양면에 상기 폴리디비닐벤젠 수지부착 금속박을 적층하였다. 양면의 구리박에 외충화로를 형성하여 330 mm × 400 mm의 4 층배선판을 수득하였다. 이 4 층배선판의 배선의 특성 임피던스를 측정한 바, 모든 곳에서 ±10% 이내의 안정된 특성이었다. 따로, 동일한 다층배선판용 수지부착 구리박과 양면에 구리를 바른 적층판을 사용하여 35 mm × 35 mm의 반도체장치용 4 층 배선판을 제조하고, 여기에 디지털 반도체를 탑재하여 반도체장치를 만들었다. 가변 클럭 발생장치를 구비하는 시험용 회로에 이 반도체장치를 탑재하여 작동가능한 클럭주파수 범위를 측정한다. 100 MHz 이하에서 작동하였다. 상기 반도체장치를 121 °C, 2 기압하에 프레스 쿠키로 처리하고, 100 MHz에서의 작동을 확인한 바, 처리시간 3000 시간까지 작동에 영향이 나타나지 않았다. 상기 반도체 장치에 -65 °C 내지 125 °C의 열충격시험을 행한 바, 1000 주기 이하에서 작동에 영향이 나타나지 않았다.

실시예 5

하기 화학식 2의 2-판능 시안산 에스테르를 부분적으로 중합시켜 수평균분자량 560 및 중량평균분자량 1310의 예비중합체를 제조하였다.

화학식 2

상기 프레폴리머 100 중량부, 노닐페놀 1 중량부, 및 코발트옥테이트 0.25 중량부를 혼합하여 다판능성 시안산 에스테르 수지를 제조하였다. 상기 열경화성 수지의 1 MHz에서의 유전율은 2.9 이다.

상기 다판능성 시안산 에스테르 수지와 두께 12 µm의 프론트배선판용 전기증착 구리박을 사용하여 다층배선판용 수지부착 구리박을 작성하였다. 수지막의 두께는 60 µm이다. 수지유동량은 41.4%이다. 상기 다판능성 시안산 에스테르 수지를 열경화시킨 경우, 유리전이온도 및 열 비유전율은 각각 280 °C 및 (1 MHz의 주파수에서) 3.0 이다. 18 µm의 구리박을 양면에 바른 0.3 mm 두께의 열경화성 폴리페닐렌에테르 적층판을 가공하여 내충화로를 형성하고, 그 양면에 상기 다판능성 시안산 에스테르 수지부착 금속박을 적층하였다. 양면의 구리박에 외충화로를 형성하여 330 mm × 400 mm의 4 층배선판을 수득하였다. 상기 4 층배선판의 배선의 특성 임피던스를 측정한 바, 모든 곳에서 ±10% 이내의 안정된 특성이었다. 따로, 동일한 다층배선판용 수지부착 구리박과 양면에 구리를 바른 적층판을 사용하여 35 mm × 35 mm의 반도체장치용 4 층 배선판을 제조하고, 여기에 디지털 반도체를 탑재하여 반도체장치를 만들었다. 가변 클럭 발생장치를 구비하는 시험용 회로에 이 반도체장치를 탑재하여 작동가능한 클럭주파수 범위를 측정한다. 100 MHz 이하에서 작동하였다. 상기 반도체장치를 121 °C, 2 기압하에 프레스 쿠키로 처리하고, 100 MHz에서의 작동을 확인한 바, 처리시간 3000 시간까지 작동에 영향이 나타나지 않았다. 상기 반도체 장치에 -65 °C 내지 125 °C의 열충격시험을 행한 바, 1000 주기 이하에서 작동에 영향이 나타나지 않았다.

실시예 6

수평균분자량 3100의 폴리부타디엔 100 중량부, 과산화디큐밀 2 중량부를 혼합하여 열경화성 수지를 제조하였다. 상기 열경화성 수지의 1 MHz에서의 유전율은 2.4 이다.

상기 폴리부타디엔계 열경화성 수지와 두께 12 µm의 프론트배선판용 전기증착 구리박을 사용하여 다층배선판용 수지부착 구리박을 제조하였다. 수지막의 두께는 60 µm이다. 수지유동량은 43.4%이다. 상기 폴리부타디엔-기재 열경화성 수지를 열경화시킨 경우, 유리전이온도 및 열 비유전율은 각각 150 °C 및 (1 MHz의 주파수에서) 2.5 이다. 18 µm의 구리박을 양면에 바른 0.3 mm 두께의 열경화성 폴리페닐렌에테르 적층판을 가공하여 내충화로를 형성하고, 그 양면에 상기 폴리부타디엔계 열경화성 수지부착 금속박을 적층하였다. 양면의 구리박에 외충화로를 형성하여 330 mm × 400 mm의 4 층배선판을 수득하였다. 상기 4 층배선판의 배선의 특성 임피던스를 측정한 바, 모든 곳에서 ±10% 이내의 안정된 특성이었다. 따로, 동일한 다층배선판용 수지부착 구리박과 양면에 구리를 바른 적층판을 사용하여 35 mm × 35 mm의 반도체장치용 4 층 배선판을 제조하고, 여기에 디지털 반도체를 탑재하여 반도체장치를 만들었다. 가변 클럭 발생장치를 구비하는 시험용 회로에 이 반도체장치를 탑재하여 작동가능한 클럭주파수 범위를 측정한다.

100 MHz 이하에서 작동하였다.

실시예 7

트리알릴이소시아누레이트를 톨루엔에서 과산화물과 함께 가열하여 중량평균분자량 3000의 폴리(트리알릴이소시아누레이트)를 수득하였다. 상기 폴리(트리알릴이소시아누레이트) 90 중량부, 트리알릴이소시아누레이트 (단량체) 10 중량부, 및 2,5-디메틸-2,5-디(t-부틸퍼옥시)벤젠-3,3' 중량부를 혼합하여 열경화성 폴리(트리알릴이소시아누레이트) 수지를 제조하였다. 수득된 열경화성 수지의 1 MHz에서의 유전율은 3.1이다.

이 폴리(트리알릴이소시아누레이트)를 함유하는 열경화성 수지와 두께 12 μm 의 프론트배선판용 전기증착 구리박을 사용하여 다층배선판용 수지부착 구리박을 제조하였다. 수지막의 두께는 60 μm 이다. 수지유동률은 25 %이다. 상기 열경화성 폴리(트리알릴이소시아누레이트) 수지를 열경화시킨 경우, 유리전이온도 및 비유전율은 각각 350 $^{\circ}\text{C}$ 및 (1 MHz의 주파수에서) 3.3이다. 18 μm 의 구리박을 양면에 바른 0.3 mm 두께의 열경화성 폴리페닐렌에테르 적층판을 가공하여 내층회로를 형성하고, 그 양면에 상기 폴리(트리알릴이소시아누레이트) 수지부착 금속박을 적층하였다. 구리박 양면에 외층회로를 형성하여 330 mm \times 400 mm의 4층배선판을 수득하였다. 상기 4층배선판의 배선의 특성임피던스를 측정할 바, 모든 곳에서 $\pm 10\%$ 이내의 안정된 특성이었다. 따로, 동일한 다층배선판용 수지부착 구리박과 양면에 구리를 바른 적층판을 사용하여 35 mm \times 35 mm의 반도체장치용 4층 배선판을 제조하고, 여기에 디지털 반도체를 탑재하여 반도체장치를 만들었다. 가변 클럭 발생장치를 구비하는 시험용 회로에 이 반도체장치를 탑재하여 작동가능한 클럭주파수 범위를 측정할 바 100 MHz 이하에서 작동하였다. 상기 반도체장치를 121 $^{\circ}\text{C}$, 2 기압하에 프레스 쿼커로 처리하여, 100 MHz의 작동을 확인한 바, 처리시간 3000 시간까지 작동에 영향이 나타나지 않았다. 상기 반도체장치에 -65 $^{\circ}\text{C}$ 내지 125 $^{\circ}\text{C}$ 의 열충격시험을 행한 바, 1000 주기이하에서 작동에 영향이 나타나지 않았다.

비교예 1

실시예 2의 열경화성 폴리페닐렌 에테르 수지 대신에 구리를 바른 적층판용 에폭시 수지를 사용하는 것을 제외하고는, 실시예 2에서와 동일한 방식으로 수지부착 구리박을 제조하였다. 수지유동률을 측정할 바 65%이다. 상기 에폭시수지를 열경화시킨 경우, 유리전이온도 및 비유전율은 각각 150 $^{\circ}\text{C}$ 및 (1 MHz의 주파수에서) 3.8이다. 실시예 1에서와 동일한 방식으로 4층 배선판을 제조하고, 특성임피던스를 측정할 바, $\pm 16\%$ 의 편차가 있었다. 여기에 디지털 반도체를 탑재한 반도체장치를 제조하였다. 상기 반도체장치의 작동가능한 클럭주파수를 측정할 바 80 MHz이었다. 121 $^{\circ}\text{C}$ 및 2 기압하에 프레스 쿼커로 처리할 경우, 1000 시간내에 80 MHz에서의 작동이 불가능하게 되었다. 또한, 상기 반도체장치에 -65 $^{\circ}\text{C}$ 내지 125 $^{\circ}\text{C}$ 의 열충격시험을 행한 바, 300 주기에서 작동이 불가능하게 되었다.

실시예 8 내지 10

두께 12 μm 의 프론트기판용 전기증착 구리박의 한쪽 면에 건조후의 수지두께가 50 μm 가 되도록 실시예 2의 열경화성 폴리페닐렌 에테르 수지와 톨루엔 용제로 이루어지는 수지 바니시를 도포하였다. 건조는 열풍건조기를 사용하여, 도포액의 잔존용매농도가 200000 ppm으로 감소될 때까지, 용제가 0.005 g/(cm²·분) (실시예 8), 0.01 g/(cm²·분) (실시예 9), 0.05 g/(cm²·분) (실시예 10)의 속도로 증발되도록 열풍의 온도 및 풍량을 조절하여 수행되었다. 수득된 수지부착 시트는 도포면에 건조균열이 없었다. 수지부착 금속박의 가공 (예를 들어 절단) 또는 축차적층에 의한 다층배선판을 제작할 때의 취급시 수지 분말이 떨어지는 일이 없어, 신뢰성이 높은 다층배선판을 제작할 수 있었다.

비교예 2

실시예 2의 도포액의 건조에 있어서, 용제의 증발속도가 0.2 g/(cm²·분)이 되도록 열풍의 온도 및 풍량을 조절하는 것 이외에는, 실시예 8 내지 10에서와 동일한 방식으로 수지부착 금속박을 제조하였다. 수득된 시트는 그의 도포면에 건조균열이 있었다. 수지부착 금속박의 가공 (예를 들어 절단) 또는 축차적층에 의한 다층배선판을 제작할 때의 취급시 수지 분말의 떨어짐이 관찰되었다. 수득된 다층배선판의 단면을 관찰한 바 수지층내 회로부의 매입불량이 관찰되었다.

실시예 11 내지 13

실시예 2의 열경화성 폴리페닐렌 에테르 수지를, 두께 12 μm 의 프론트기판용 전기증착 구리박의 한쪽 면에, 건조후 수지두께가 50 μm 가 되도록 용융압출시켜, 구리박상에 수지막을 형성시켰다. 용융압출시의 장치로는, 압출기의 선단에 T 다이를 갖는 2축 스�크류형의 용융압출기를 사용하였다. 용융압출시의 온도는 80 $^{\circ}\text{C}$ (실시예 11), 120 $^{\circ}\text{C}$ (실시예 12), 250 $^{\circ}\text{C}$ (실시예 13)이다. 수득된 수지부착 금속박은, 표면이 매끄럽고, 수지부착 금속박의 가공 (예를 들어 절단) 또는 축차적층에 의한 다층배선판을 제작할 때의 취급시 수지 분말이 떨어지는 일이 없어, 신뢰성이 높은 다층배선판을 제작할 수 있었다.

비교예 3

실시예 2의 열경화성 폴리페닐렌 에테르 수지의 용융압출을 용융압출 온도 350 $^{\circ}\text{C}$ 에서 형성하는 것을 제외하고는, 실시예 11 내지 13에서와 동일한 방식으로 수지부착 금속박을 제조하였다. 수득된 수지부착 금속박의 표면은 매끄럽지 않았다. 수지부착금속박의 가공 (예를 들어 절단) 또는 축차적층법에 의한 다층배선판의 제조에서 수지부착금속박의 취급시 분말의 떨어짐이 관찰되지는 않는다 하더라도, 제작된 다층배선판의 단면을 관찰한 바 수지내 회로부의 매입불량이 발생하였다.

실시예 14

실시예 2에서 제조된 열경화성 폴리페닐렌 에테르 수지부착 금속박의 수지면에 두께 10 μm 폴리메틸렌막을 100 $^{\circ}\text{C}$ 의 핫롤을 이용하여 압착시켜, 보호시트를 갖는 수지막을 수득하였다. 보호시트로 보호된 수지부착 금속박을 직경 10 cm의 원통에 감아 23 $^{\circ}\text{C}$ 에서 1주간 보관하였다. 보관후, 금속박의 표면이 열경화성 폴리페닐렌 에테르 수지로 오염되는 일은 없었다. 상기 폴리메틸렌막은 가장자리를 손가락으로

문질러 용이하게 박리될 수 있었다.

실시예 15

내열온도 200 °C 의 열경화 폴리페닐렌 에테르 수지를 절연체로 사용하여 6 개의 배선층을 함유하는 다층배선판을 작성하였다. 상기 다층배선판의 내열온도는 200 °C 이다. TDR (시간영역반사측정법) 에 의해 이 다층배선판의 전기신호 전달속도를 측정하면, 모든 곳에서 1 나노초당 17.5 cm 이상이였다. 상기 다층배선판상에 필드 클로그래머를 게이트 어레이칩, 메모리칩, 및 캐패시터를 탑재한 후 수지로 밀봉하여 전자장치를 만들었다. 상기 다층배선판상에 기준 클럭이 100 MHz 인 디지털 회로기판을 탑재한 바, 상기 전자장치는 문제없이 작동하였다. 상기 디지털 회로기판을 60 °C, 상대습도 90 % 의 조건에서 1000 시간동안 처리한 경우, 이는 다시 문제없이 작동하였다.

비교예 4

실시예 15 의 다층배선판 대신에 절연수지로 통상의 구리를 바른 적층판용 에폭시수지를 사용하여 다층배선판을 제조하였다. TDR 에 의해 측정된 전기신호 전달속도는 최고 1 나노초당 15.0 cm 인 것을 알 수 있었다. 실시예 15 와 동일한 소자를 사용하여 전자장치를 제작하였다. 기준 클럭 100 MHz 에서 작동시 실험을 실시한 경우, 상기 전자장치는 정상으로 작동하지 않았다. 기준클럭을 70 MHz 로 내린 바 작동하였다. 상기 디지털 회로기판을 60 °C, 상대습도 90% 의 조건에서 1000 시간동안 처리한 경우, 이는 다시 정상으로 작동하지 않았다.

산업상 이용 가능성

본 발명의 다층배선판용 열경화성 수지부착 금속박은 적층 빌드업공법에 의해 안정된 특성 임피던스를 나타내는 고성능 다층배선판을 실용상 제조할 수 있게 한다. 본 발명의 제조방법에 따르면, 우수한 품질의 폴리페닐렌 에테르 수지부착 금속박을 제공한다. 본 발명의 수지부착 금속박에는 저렴한 수지면 보호시트를 부착할 수 있어, 보관 및 취급성이 우수한 수지부착 금속박으로 사용할 수 있다. 본 발명의 다층배선판은 특성 임피던스가 안정되어 전기적으로 우수한 특성을 가지므로, 종래에 없는 고성능인 고속 디지털회로 및 고주파회로를 제조할 수 있다. 본 발명의 전자장치는, 종래에 없는 고속작동, 고주파작동이 가능한 우수한 장치이다.

(57) 청구의 범위

청구항 1

금속박의 한쪽 면에 1 MHz 이상의 주파수영역에서 비유전율이 3.3 이하인 열경화성 수지막을 갖고, 수지유동량이 1 % 내지 50 % 인 것을 특징으로 하는 다층배선판용 수지부착 금속박.

청구항 2

금속박의 한쪽 면에 1 MHz 이상의 주파수영역에서 비유전율이 3.3 이하인 열경화성 수지막을 갖고, 수지유동량이 5 % 내지 50 % 인 것을 특징으로 하는 다층배선판용 수지부착 금속박.

청구항 3

제 1 항 또는 제 2 항에 있어서, 열경화성 수지가 무기충전재를 함유하는 것을 특징으로 하는 다층배선판용 수지부착 금속박.

청구항 4

제 1 항 내지 제 3 항중 어느 한 항에 있어서, (4) 항목 (1) 내지 (3) 중 어느 하나의 다층배선판용 수지부착 금속박에서, 경화된 열경화성 수지의 유리전이온도가 180 °C 이상인 것을 특징으로 하는 다층배선판용 수지부착 금속박.

청구항 5

제 1 항 내지 제 4 항중 어느 한 항에 있어서, (5) 항목 (1) 내지 (4) 중 어느 하나의 다층배선판용 수지부착 금속박에서, 열경화성 수지가 열경화성 폴리페닐렌에테르 수지인 것을 특징으로 하는 다층배선판용 수지부착 금속박.

청구항 6

제 5 항에 있어서, 열경화성 수지가 스티렌 중합체를 함유하는 열경화성 폴리페닐렌에테르 수지인 것을 특징으로 하는 다층배선판용 수지부착 금속박.

청구항 7

열경화성 폴리페닐렌에테르 수지와 용제를 함유하는 수지 바니시를 금속박에 도포하고, 도포막을 건조시키고, 이때 용제의 증발속도가 0.10 g/(cm²·분) 이하인 조건하에서 건조과정이 수행되는 것을 특징으로 하는 제 5 항 또는 제 6 항의 다층배선판용 수지부착 금속박의 제조방법.

청구항 8

열경화성 폴리페닐렌에테르 수지와 용제를 함유하는 수지 바니시를 금속박에 도포하고, 도포막을 건조시키고, 이때 도포막중 잔존용매의 농도가 200000 ppm 에 도달할 때까지 용제의 증발속도가 0.10 g/(cm²·분) 이하인 조건하에서 건조과정이 수행되는 것을 특징으로 하는 제 5 항 또는 제 6 항의 다층배선판용 수지부착 금속박의 제조방법.

청구항 9

열경화성 폴리페닐렌에테르 수지를 실질적으로 분해시키지 않는 조건하에서 용융, 압출시키는 것을 특징으로 하는 제 5 항 또는 제 6 항의 다층배선판용 수지부착 금속박의 제조방법.

청구항 10

제 1 항 내지 제 6 항중 어느 한 항에 있어서, 용이하게 박리가능한 수지면 보호시트를 갖는 것을 특징으로 하는 다층배선판용 수지부착 금속박.

청구항 11

제 1 항 내지 제 4 항중 어느 한 항의 다층배선판용 수지부착 금속박을 사용하여 제조되는 것을 특징으로 하는 다층배선판.

청구항 12

제 1 항 내지 제 4 항중 어느 한 항의 다층배선판용 수지부착 금속박을 차례차례 적층함으로써 배선층을 형성하는 것을 특징으로 하는 축차다층배선판.

청구항 13

제 11 항 또는 제 12 항의 다층배선판에 배선수단을 사용하여 전자소자를 접속시킨 것을 특징으로 하는 전자장치.

청구항 14

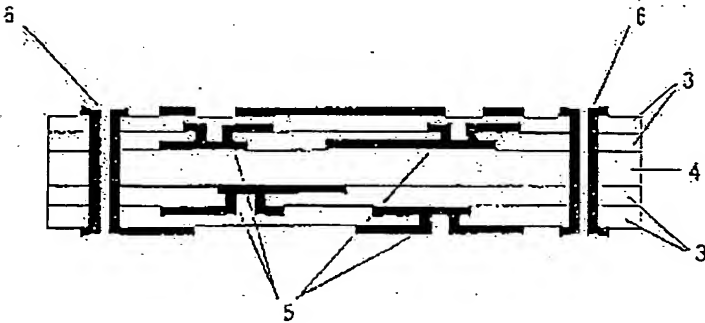
제 13 항에 있어서, 전기신호의 전달속도가 1 나노초당 16.5 cm 이상이고, 내열온도가 180 °C 이상인 제 11 항 또는 제 12 항의 (축차)다층배선판과 전자소자로 이루어지는 전자장치.

도면

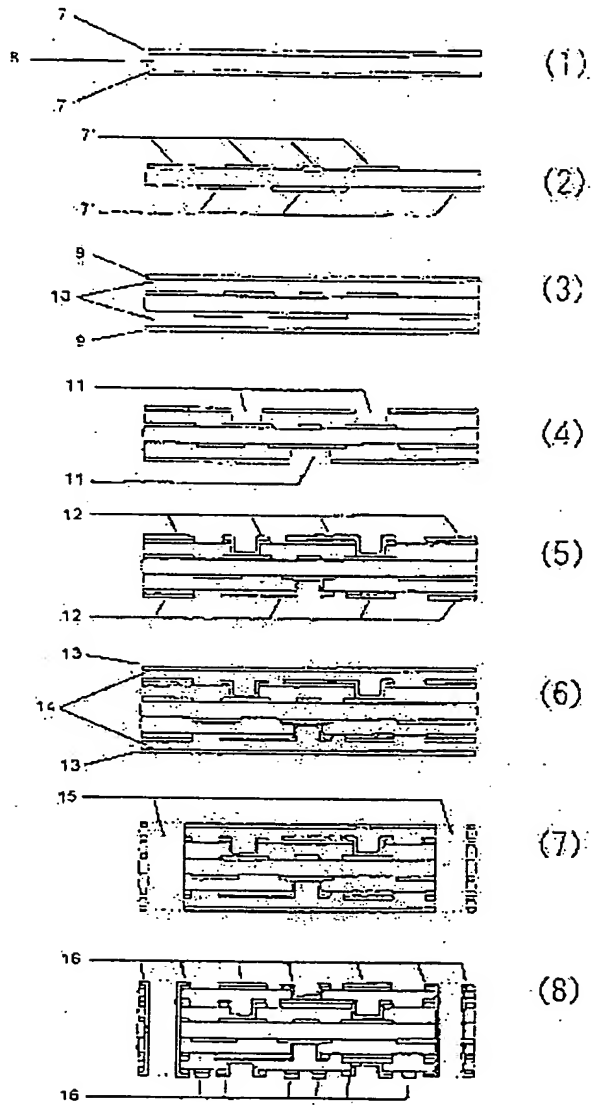
도면1



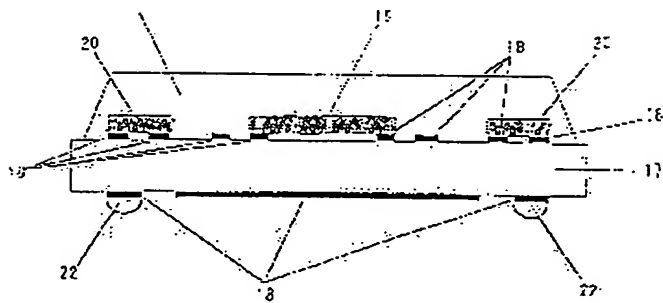
도면2



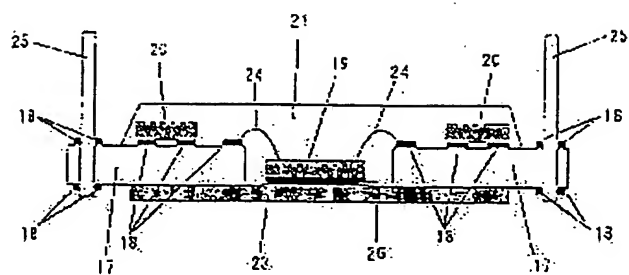
도 13



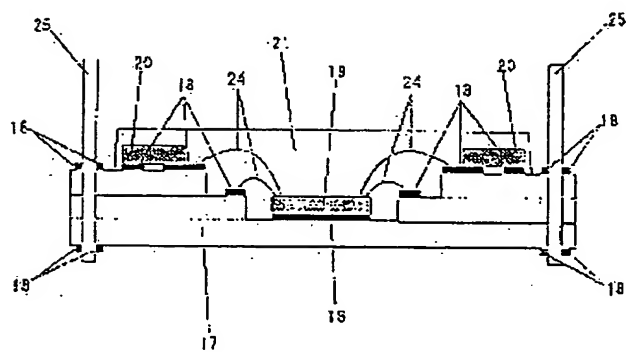
도 14



도 15



도 16



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.